Testspezifikation *<Produkt>*

Inhalt

Dokumentorganisation 1

Autorenliste 1

Versionen 1

1 Abnahmetest 2

1.1 Testarchitektur 2

1.2 Testszenarien 2

2 Systemtest 3

2.1 Testarchitektur 3

2.2 Testszenarien 3

3 Integrationstest 4

3.1 Testarchitektur 4

3.2 Testszenarien 4

4 Unit Test 5

4.1 Testarchitektur 5

4.2 Testszenarien 5

5 Zustandbasierte Tests 6

5.1 Testszenarien 6

6 Glossar 7

7 Abkürzungen 7

# Dokumentorganisation

## Autorenliste

|  |  |
| --- | --- |
| Kürzel | Name |
| *<Name d. Autoren>* |  |
|  |  |
|  |  |

## Versionen

|  |  |  |  |
| --- | --- | --- | --- |
| Version | Erstellt | Autor | Kommentar |
|  |  |  |  |
|  |  |  |  |

# Abnahmetest

*<Abnahmetests sind Tests auf das gesamte System, inkl. kundenspezifischen Infrastruktur>*

## Testarchitektur

*<Aufbau Test System und System Under Test für Abnahmetest, verfasst als UML Componenten Diagramm>*

## Testszenarien

*<konkrete Beschreibungen der Test Szenarien>*

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| **Nr. / Test-ID** | *T100* | **Name** |  | **Priorität** | *<hoch/mittel/niedrig>* |
| **Input Daten** |  | | | | |
| **Output Daten** |  | | | | |
| **Ablaufbeschreibung** | *< Ablauf-Beschreibung, z.B. Sequenzdiagramm>* | | | | |
| **Abdeckung Requirement** | *<Name des getesteten Requirements>* | | | | |

# Systemtest

*<Systemtests sind Tests auf das gesamte System, jedoch ohne kundenspezifischen Infrastruktur>*

## Testarchitektur

## <Aufbau Test System und System Unter Test für Systemtest, verfasst als UML Componenten Diagramm>

## Testszenarien

*<konkrete Beschreibungen der Test Szenarien>*

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| **Nr. / Test-ID** | *T100* | **Name** | *Baustein Prüfung* | **Priorität** | *hoch* |
| **Input Daten** | *Signalverlauf Vorgabe, Signalverlauf des Bausteins* | | | | |
| **Output Daten** | *True ,false , <=1000ms* | | | | |
| **Ablaufbeschreibung** |  | | | | |
| **Abdeckung Requirement** | *PF110, PF30* | | | | |

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| **Nr. / Test-ID** | *T40* | **Name** | *Test-Bausteinausschuss* | **Priorität** | *hoch* |

|  |  |
| --- | --- |
| **Input Daten** | *Signalverlauf Vorgabe, Signalverlauf Bausstein* |
| **Output Daten** | False, Steuersignal für Weiche |
| **Ablaufbeschreibung** |  |
| **Abdeckung Requirement** | PF40 |

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| **Nr. / Test-ID** | *T20* | **Name** | *Beförderung* | **Priorität** | *hoch* |

|  |  |
| --- | --- |
| **Input Daten** | *Signalverlauf Vorgabe, Signalverlauf Bausstein* |
| **Output Daten** | Baustein |
| **Ablaufbeschreibung** |  |
| **Abdeckung Requirement** | *PF 20* |

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| **Nr. / Test-ID** | *T50* | **Name** | *Rutsche voll* | **Priorität** | *hoch* |

|  |  |
| --- | --- |
| **Input Daten** | Sensor erkennt Rutsche ist voll (unterbrochene Lichtschranke) |
| **Output Daten** | Steuersignal an Band und Ampel |
| **Ablaufbeschreibung** |  |
| **Abdeckung Requirement** | *PF 50* |

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| **Nr. / Test-ID** | *T55* | **Name** | *Puffer voll* | **Priorität** | *hoch* |

|  |  |
| --- | --- |
| **Input Daten** | Sensor erkennt Rutsche ist voll (unterbrochene Lichtschranke) |
| **Output Daten** | Steuersignal an Band und Ampel |
| **Ablaufbeschreibung** |  |
| **Abdeckung Requirement** |  |

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| **Nr. / Test-ID** | *T60* | **Name** | *Lastüberschreitung* | **Priorität** | *hoch* |

|  |  |
| --- | --- |
| **Input Daten** | Zeit, Counter, Sensor(Lichtschranke, Anfang, Ende, Rutsche) |
| **Output Daten** | Steuersignal an Band und Ampel |
| **Ablaufbeschreibung** |  |
| **Abdeckung Requirement** | *PF 60* |

# Integrationstest

*<Integrationstests sind Schnittstellen-Tests, d.h. Kommunikation zwischen den Komponenten>*

## Testarchitektur

*<Aufbau Test System und System Unter Test für Integrationstest, verfasst als UML Componenten Diagramm>*

## Testszenarien

*<konkrete Beschreibungen der Test Szenarien>*

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| **Nr. / Test-ID** |  | **Name** | *<Titel / Kurzbetreff>* | **Priorität** | *<hoch/mittel/niedrig>* |
| **Input Daten** | *<konkrete Input Daten>* | | | | |
| **Output Daten** | *<erwartete Output Daten>* | | | | |
| **Ablaufbeschreibung** | *< Ablauf-Beschreibung, z.B. Sequenzdiagramm>* | | | | |
| **Abdeckung Requirement** | *<Name des getesteten Requirements>* | | | | |

## 

# Unit Test

*<Integrationstests sind Schnittstellen-Tests, d.h. Kommunikation zwischen den Komponenten>*

## Testarchitektur

*<Aufbau Test System und System Under Test für Unit Test >*

## Testszenarien

*<konkrete Beschreibungen der Test Szenarien>*

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| **Nr. / Test-ID** | *PF 01* | **Name** | *Band fließt* | **Priorität** | *hoch* |
| **Input Daten** | *Baustein* | | | | |
| **Output Daten** | Error Message | | | | |
| **Ablaufbeschreibung** |  | | | | |
| **Abdeckung Requirement** | *PF 60* | | | | |

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| **Nr. / Test-ID** | *T60* | **Name** | *Band voll* | **Priorität** | *hoch* |

|  |  |
| --- | --- |
| **Input Daten** | *Signalverlauf Vorgabe, Signalverlauf Bausstein* |
| **Output Daten** |  |
| **Ablaufbeschreibung** |  |
| **Abdeckung Requirement** | *PF 60* |

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| **Nr. / Test-ID** | *T50* | **Name** | *Sensor Messung* | **Priorität** | *hoch* |

|  |  |
| --- | --- |
| **Input Daten** | *Signalverlauf Vorgabe,* |
| **Output Daten** | *Gemessener Velauf vom Baustein, Error Message* |
| **Ablaufbeschreibung** |  |
| **Abdeckung Requirement** |  |

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| **Nr. / Test-ID** | *T70* | **Name** | *Signalverlauf abgleich* | **Priorität** | *hoch* |

|  |  |
| --- | --- |
| **Input Daten** | *Signalverlauf Vorgabe, Signalverlauf Bausstein* |
| **Output Daten** | *True,false,error Message* |
| **Ablaufbeschreibung** |  |
| **Abdeckung Requirement** |  |

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| **Nr. / Test-ID** | *T50* | **Name** | *Rutsche voll* | **Priorität** | *hoch* |

|  |  |
| --- | --- |
| **Input Daten** | Sensor erkennt Rutsche ist voll (unterbrochene Lichtschranke) |
| **Output Daten** | Steuersignal am Band und Ampel |
| **Ablaufbeschreibung** |  |
| **Abdeckung Requirement** |  |

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| **Nr. / Test-ID** | *T120* | **Name** | *Ampel rot schalten* | **Priorität** | *hoch* |

|  |  |
| --- | --- |
| **Input Daten** | *Steuersignal von der Software* |
| **Output Daten** | *Error Message, true* |
| **Ablaufbeschreibung** |  |
| **Abdeckung Requirement** |  |

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| **Nr. / Test-ID** | *T50* | **Name** | *Rutsche voll* | **Priorität** | *hoch* |

|  |  |
| --- | --- |
| **Input Daten** | *Signalverlauf Vorgabe, Signalverlauf Bausstein* |
| **Output Daten** |  |
| **Ablaufbeschreibung** | *< Ablauf-Beschreibung, z.B. Sequenzdiagramm>* |
| **Abdeckung Requirement** | *<Name des getesteten Requirements>* |

# Zustandbasierte Tests

*<Basierend auf FSM die Test Szenarien ausarbeiten>*

## Testszenarien

*<konkrete Beschreibungen der Test Szenarien>*

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| **Nr. / Test-ID** |  | **Name** | *<Titel / Kurzbetreff>* | **Priorität** | *<hoch/mittel/niedrig>* |
| **Test Sequenz** | *<Trace im FSM >* | | | | |
| **Input Daten** | *<input Daten um diesen Trace zu triggern>* | | | | |
| **Output Daten** | *<erwartete Output Daten>* | | | | |
| **Zustandabdeckungsgrad** | *<wieviele Zustände werden mit dieser Sequenz abgedeckt. Abdeckungsgrad=#Zustände/#Gesamtzustände (%)>* | | | | |

# Glossar

*<Begriffsdefinition>*

# Abkürzungen

*<alle Abkürzungen, die Sie in Ihrem Dokument aufgeführt haben, sollen hier aufgelistet werden>*